

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-179233

(43)Date of publication of application : 25.06.1992

51)Int.Cl.

H01L 21/3205

H01L 21/90

H01L 27/04

21)Application number : 02-307903

(71)Applicant : YAMAHA CORP

22)Date of filing : 14.11.1990

(72)Inventor : KADAKA TAKAYUKI
MOTOME MITSUHIRO
HIRANO MASAZO
HOSHI JURO
KISHII TATSUYA
MORITA KUNIAKI

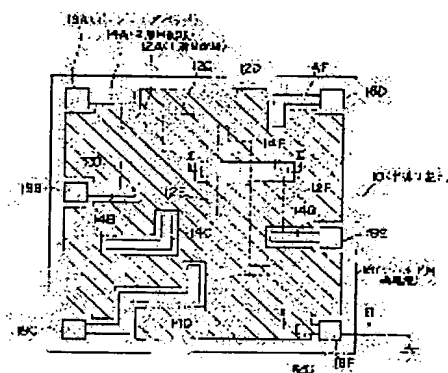
54) INTEGRATED CIRCUIT DEVICE

57)Abstract:

PURPOSE: To restrain an electromagnetic noise from coming in and out by a method wherein an interconnection at a lower layer than the uppermost layer out of multilayer interconnections is used as an interconnection for an electromagnetic noise radiation circuit or the like, a conductive layer for electromagnetic shielding use is formed in the same layer level as that of an interconnection at the uppermost layer and the conductive layer is connected to any power-supply terminal.

CONSTITUTION: First-layer interconnections 12C, 12D and the like are used as interconnections for a first circuit; second-layer interconnections 14C, 14D, 14F and the like are used as interconnections for a second circuit. The interconnections 12C, 12D and the like, for the first circuit, which radiate or dislike an electromagnetic noise are covered sufficiently with a conductive layer 16 for electromagnetic shielding use, and can effectively restrain the electromagnetic noise from coming in and out. First-layer interconnections 12E and 12F are connected to each other by the second-layer interconnection 14F; the first-layer interconnection 12D is formed so as to be extended to the lower part of the second-layer interconnection 14F. When such crossed interconnections are adopted,

the first-layer and second-layer interconnections can be used easily in right places; most of interconnections for the first circuit can be formed as the first-layer interconnections and most of interconnections for the second circuit can be formed as the second-layer interconnections. As a result, the degree of freedom of interconnections is enhanced.



LEGAL STATUS

Date of request for examination]

Date of sending the examiner's decision of rejection]

Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

Date of final disposal for application]

Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

平4-179233

⑤Int.Cl.⁵

識別記号

庁内整理番号

④3公開 平成4年(1992)6月25日

H 01 L 21/3205
21/90
27/04Z 7353-4M
D 7514-4M
7353-4M

H 01 L 21/88

S

審査請求 未請求 請求項の数 1 (全4頁)

④発明の名称 集積回路装置

②特 願 平2-307903

②出 願 平2(1990)11月14日

⑦発明者	香 高 孝 之	静岡県浜松市中沢町10番1号	ヤマハ株式会社内
⑦発明者	本 目 光 弘	静岡県浜松市中沢町10番1号	ヤマハ株式会社内
⑦発明者	平 野 雅 三	静岡県浜松市中沢町10番1号	ヤマハ株式会社内
⑦発明者	星 十 郎	静岡県浜松市中沢町10番1号	ヤマハ株式会社内
⑦発明者	岸 井 達 也	静岡県浜松市中沢町10番1号	ヤマハ株式会社内
⑦発明者	森 田 久 仁 昭	静岡県浜松市中沢町10番1号	ヤマハ株式会社内
⑦出 願 人	ヤマハ株式会社	静岡県浜松市中沢町10番1号	
⑦代 理 人	弁理士 伊 沢 敏 昭		

明 細 書

発明の名称 集積回路装置

特許請求の範囲

外部へ電磁波ノイズを放出するか又は外部からの電磁波ノイズで誤動作する可能性の高い第1の回路とこのような可能性の低い第2の回路とを基板に集積回路として形成した集積回路装置において、

前記集積回路の配線を多層配線として形成し、この多層配線のうち最上層の配線を前記第2の回路の配線として用いると共に該最上層より下層の配線を前記第1の回路の配線として用い、前記最上層の配線と層レベルを同じくして電磁シールド用の導電層を形成し、この導電層を一对の電源端子のうちいずれか一方に接続したことを特徴とする集積回路装置。

発明の詳細な説明

〔産業上の利用分野〕

この発明は、外部へ電磁波ノイズを放出するか又は外部からの電磁波ノイズで誤動作するおそれのある回路を有する型の集積回路装置に関するものである。

〔発明の概要〕

この発明は、上記した型の集積回路装置において、多層配線のうち最上層より下層の配線を電磁波ノイズ放出回路等の配線として使用すると共に最上層の配線と層レベルを同じくして電磁シールド用の導電層を形成し、この導電層をいずれかの電源端子に接続したことにより簡単な構成で電磁波ノイズの出入りを抑制するようにしたものである。

〔従来の技術〕

近年、トランジスタ等の回路素子の微小化に伴い、数MHz～数百MHzの高周波で動作する回路を含む集積回路装置が増えている。また、高性能化に伴い、ノイズに敏感なアナログ回路等を含む集積回路装置も増えている。

従来、この種の集積回路装置では、パッケージ内部で電磁波ノイズに対するシールド対策が施されていなかった。

〔発明が解決しようとする課題〕

上記した高周波回路を含む集積回路装置は、動作中に電磁波ノイズを外部に放出することが多い。そして、このような集積回路装置の近くに、上記したアナログ回路等を含む集積回路装置が存在すると、電磁波ノイズがアナログ回路等の信号に混入して特性を悪化させたり、誤動作を生じさせたりしていた。

そこで、パッケージの内部又は外部に電磁シールド手段を設けることが考えられるが、このようにすると構成が複雑化し、コスト上昇を招く不都合がある。

この発明の目的は、コストをさほど上昇させることなく電磁波ノイズの出入りを抑制した新規な集積回路装置を提供することにある。

〔課題を解決するための手段〕

この発明は、外部へ電磁波ノイズを放出するか

又は外部からの電磁波ノイズで誤動作する可能性の高い第1の回路とこのような可能性の低い第2の回路とを半導体基板等の基板に集積回路として形成した集積回路装置において、前記集積回路の配線を多層配線として形成し、この多層配線のうち最上層の配線を前記第2の回路の配線として用いると共に該最上層より下層の配線を前記第1の回路の配線として用い、前記最上層の配線と層レベルを同じくして電磁シールド用の導電層を形成し、この導電層を一对の電源端子のうちいずれか一方に接続したことを特徴とするものである。

〔作用〕

この発明の構成によれば、第1の回路の配線として最上層より下層の配線を用いると共に最上層の配線と層レベルを同じくして電磁シールド用の導電層を形成したので、下層配線から放出される電磁波ノイズ又は下層配線へ入射する電磁波ノイズは導電層によりシールドされ、電磁波ノイズの出入りは大幅に抑制される。

また、最上層の配線と電磁シールド用の導電層

3

とは層レベルを同一とした平面的で簡単な配置であり、金属被着、パターニング等の処理工程を共通にして容易に製造可能であるから、コストはさほど上昇しない。

〔実施例〕

第1図は、この発明の一実施例による集積回路装置の基板上面を示すもので、第1図のII-II線断面及びIII-III線断面はそれぞれ第2図及び第3図に示されている。

第1図乃至第3図において、10は例えばP型シリコンからなる半導体基板、11は基板10上に形成されたシリコンオキサイド等の第1の絶縁膜、12A~12Gは絶縁膜11上に形成された1層目の配線、13は絶縁膜11上に1層目配線12A~12Gを覆って形成されたPSG（リンケイ酸ガラス）等の第2の絶縁膜、14A~14Gは絶縁膜13上に形成された2層目の配線、15は2層目配線14A~14Gと層レベルを同じくして絶縁膜13上に形成された電磁シールド用の導電層、17は絶縁膜13上に2層目配線14A~14G及び導電層15を覆って形成されたシ

4

リコンナイトライド等の第3の絶縁膜、18A~18Fは基板10の上面で端縁近傍に形成された端子としてのボンディングパッドである。

基板10には、外部へ電磁波ノイズを放出する可能性の高い第1の回路（例えば高周波回路）とこのような可能性の低い第2の回路（例えば低周波回路）とが集積回路として形成されている。他の例として、第1の回路は、外部からの電磁波ノイズで誤動作する可能性の高い回路（例えばアナログ回路）とし、第2の回路は、このような可能性の低い回路（例えばデジタル回路）としてもよい。

この実施例では、一例として2層からなる多層配線構造を採用しているが、1層目及び2層目の配線を次のように使い分けるのが好ましい。すなわち、第1の回路の配線としては、できるだけ12C、12D等の1層目配線を使用し、第2の回路の配線としては、できるだけ14C、14D、14F等の2層目配線を使用する。このようにすると、電磁波ノイズを放出するか又は嫌う12C、12D等の第

1の回路の配線は電磁シールド用の導電層15で十分に覆われるようになり、電磁波ノイズの出入りを効果的に抑制することができる。

第1図及び第2図には、交差配線の一例が示されている。すなわち、1層目配線12E及び12Fは、2層目配線14Fで相互接続されると共に、2層目配線14Fの下方には1層目配線12Dが延長して形成されている。このような交差配線を採用すると、1層目及び2層目の配線の使い分けが容易となり、第1の回路の大部分の配線を1層目配線として形成すると共に第2回路の大部分の配線を2層目配線として形成することができ、配線の自由度も向上する。

電磁シールド用の導電層15は、第1図及び第3図に示すように接地用電源端子であるパッド18Fに接続される。第3図において、1層目配線12Gは、絶縁膜11に設けたコンタクト孔を介して例えばN型領域10Aにオーミック接触しており、導電層16は、絶縁膜13に設けたコンタクト孔を介して1層目配線12Gに接続されている。また、導電層

16の一部は、基板10の導線近傍まで延長して形成されており、この延長部分には絶縁膜17に設けたコンタクト孔を介してパッド18Fが設けられている。なお、導電層16は、非接地用電源端子であるパッド18Dに接続することで一定電位が与えられるようにしてもよい。

導電層16は、第1図にハッチングを施して平面パターンを示すように2層目配線14A～14Gからわずかに離間して基板上面の大部分を覆うように形成されるものであるが、2層目配線と共通の工程で簡単に形成可能である。例えば、Al又はAl合金等の配線材を絶縁膜13上にスパッタ法等で被着して配線材層を形成した後、この配線材層を周知のホトリソグラフィ技術によりパターンニングすることにより第1図に示すようなパターンを有する導電層16及び2層目配線14A～14Gを得る。

通常、第1図に示した半導体基板10は、例えばセラミック又はプラスチック等のパッケージに気密封止状態で收容されてから実用に供される。

[発明の効果]

7

以上のように、この発明によれば、電磁波ノイズを放出するか又は電磁波ノイズで誤動作するおそれのある回路の配線として最上層より下層の配線を用いると共に最上層の配線と層レベルを同じくして電磁シールド用の導電層を形成し、この導電層をいずれかの電源端子に接続したことにより少ないコスト上昇で電磁波ノイズの出入りを抑制するようにしたので、電磁波ノイズ放出の少ない集積回路装置又は電磁波ノイズの影響を受けにくい集積回路装置を低価格で実現できる効果が得られるものである。

図面の簡単な説明

第1図は、この発明の一実施例による集積回路装置を示す基板上面図、

第2図及び第3図は、それぞれ第1図のII-II線及びIII-III線に沿う断面図である。

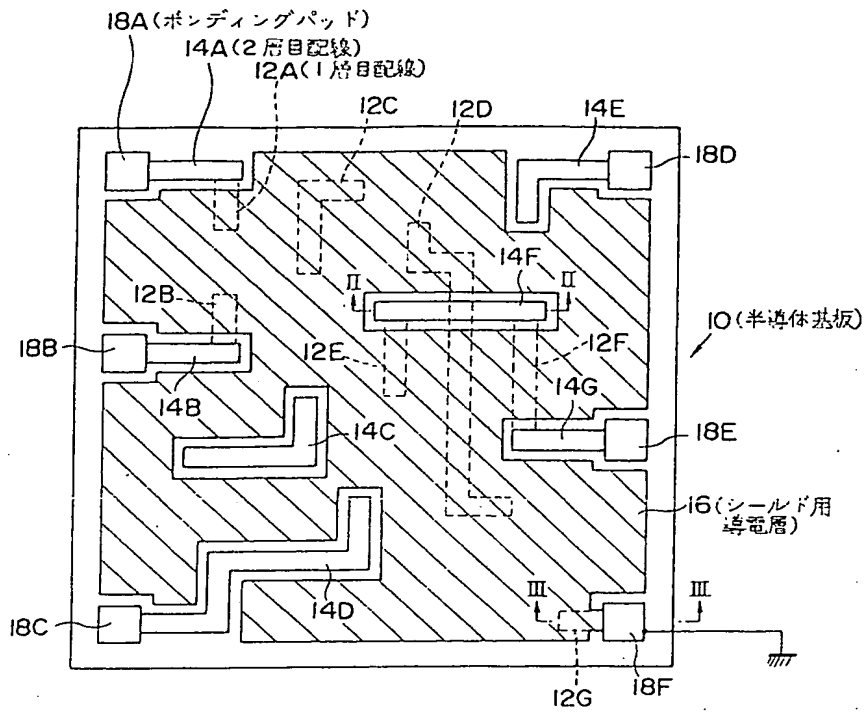
10…半導体基板、11、13、17…絶縁膜、12A～12G…1層目配線、14A～14G…2層目配線、15…シールド用導電層、18A～18F…ボンディング

8

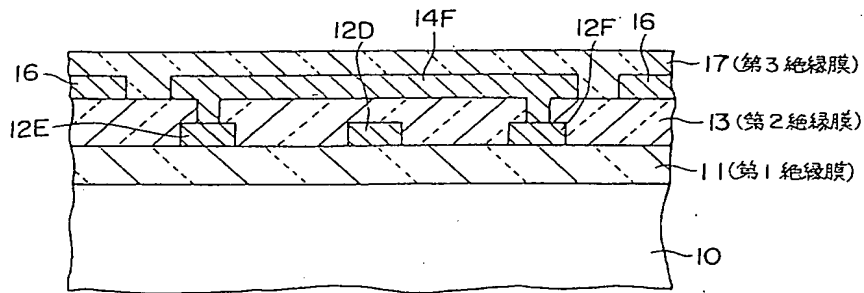
グパッド。

出願人 ヤマハ株式会社

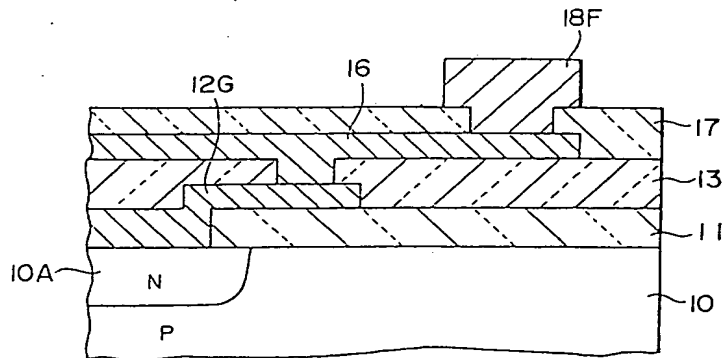
代理人 弁理士 伊沢 敏 昭



第 1 図(一実施例の基板上面)



第 2 図(II-II線断面)



第 3 図(III-III線断面)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.